# TELKOM UNIVERSITY  SAP Aljabar Boolean dan Rangkaian Logika

|  |  |  |
| --- | --- | --- |
| **Course Catalog Description** | : | Mahasiswa akan mempelajari tentang Teori Aljabar boolean dan implementasinya pada Rangkaian Logika. Topik terdiri Pengenalan perkembangan sistem digital, Gerbang gerbang dasar rangkaian logika, Sistem bilangan, Rangkaian kombinasional, Perancangan dan penyederhanaan rangkaian kombinasional menggunakan aljabar boolean dan peta K-Map, Sistem Memory, Rangkaian sequensial, perancangan dan analisanya. |
| **Pre-Requisite Courses** | : | Algoritma dan Pemrograman B Matematika Diskrit B |
| **Textbook & Materials** | : | 1. Brown, Stephen, Zvonko Vranesic, Fundamentals of Digital Logic With VHDL Design, McGraw-Hill, 2003, Toronto.  2. Tinder, Richard F., Digital Engineering Design, Prentice-Hall International Editions, 2000. |
| **Program Learning Outcome (Capaian Pembelajaran Program Studi)** | : | 1. Mata kuliah ini memberikan pengetahuan tentang Aljabar Boolean dan implementasinya pada Rangkaian Logika 2. Mata kuliah ini juga memberikan keahlian mahasiswa tentang Aspek aspek apa saja yang diperlukan untuk merancang sebuah sistem rangkaian logika. 3. Mata kuliah ini memberikan keterampilan mahasiswa dalam mengimplementasikan hasil rancangan kedalam rangkaian sebenarnya. |
| **Course Learning Outcomes (Capaian Pembelajaran MK)** | : | 1. Memahami Aljabar Boolean dan penyederhanaannya menggunakan persamaan dan K-Map  2. Memahami sistem bilangan binary  3. Mampu merancang rangkaian logika kombinasional dan penyederhanaannya  4. Mampu menganalisa dan merancang rangkaian sequential  5. Mampu menggunakan Program Aplikasi untuk perancangan Rangkaian Logika |
| **Assessment Percentage** | : | UTS (30%)  UAS (30%)  Lainnya (40%) |

|  |  |  |
| --- | --- | --- |
| **Outcome** | **Level** | **Proficiency assessed by** |
| Bertaqwa kepada Tuhan Yang Maha Esa dan mampu menunjukkan sikap religius | None |  |
| Mempunyai pengetahuan dan kemampuan untuk menggunakan ilmu dasar matematika, sains, dan rekayasa | Highly Rated | Presentasi (ppt atau tulisan) dan Tugas, UTS, UAS |
| Mempunyai kemampuan merancang suatu sistem, komponen, atau proses untuk memenuhi kebutuhan yang diharapkan dalam batasan-batasan realistis termasuk pengiriman konten broadband melalui metoda rekayasa dibidang telekomunikasi | Highly Rated | Presentasi (ppt atau tulisan) dan Tugas, UTS, UAS |
| Mempunyai kemampuan merancang dan melaksanakan eksperimen, termasuk menganalisis dan menginterpretasikan data secara ilmiah menggunakan metoda ilmiah | None |  |
| Mempunyai kemampuan untuk mengidentifikasi, memformulasi, dan menyelesaikan permasalahan rekayasa telekomunikasi | None |  |
| Mempunyai keterampilan dalam mengoperasikan perangkat keras, menggunakan aplikasi perangkat lunak dan kemampuan pemrograman yang berkaitan dengan teknologi informasi dan telekomunikasi | Highly Rated | Presentasi (ppt atau tulisan) dan Tugas, UTS, UAS |
| Mempunyai kemampuan untuk berkomunikasi secara efektif baik lisan maupun tulisan | None |  |
| Kemampuan merencanakan menyelesaikan dan mengevaluasi tugas di dalam batasan-batasan yang ada | None |  |
| Mampu menunjukkan sikap peran serta dalam kelompok kerja multi disiplin dan lintas budaya | None |  |
| Mampu menunjukkan sikap bertanggung jawab yang sesuai dengan etika profesi | None |  |
| Mampu memahami kebutuhan akan pembelajaran sepanjang hayat termasuk akses terhadap isu-isu mutakhir di bidang telekomunikasi dan wawasan kewirausahaan | None |  |

**Typical Topics Covered on a Week by Week Basis**

|  |  |
| --- | --- |
| **Week 1** | 1. Pendahuluan  a. Perkenalan, Penjelasan Aturan Perkuliahan, Motivasi Awal Perkuliahan  b. Konsep digital dan aplikasinya  2. Himpunan  a. Teori Himpunan  b. Diagram Venn  c. Operasi himpunan  3. Logika Dasar  a. Operasi logika dasar  b. Gerbang Logika Dasar : NOT, AND, OR, NAND, NOR, X-OR  c. Pengenalan Standard Chip untuk berbagai gerbang dasar  d. Pengenalan Software sederhana untuk membuat rangkaian digital dari IC |
| **Week 2** | (1) 1. Pendahuluan  a. Perkenalan, Penjelasan Aturan Perkuliahan, Motivasi Awal Perkuliahan  b. Konsep digital dan aplikasinya  2. Himpunan  a. Teori Himpunan  b. Diagram Venn  c. Operasi himpunan  3. Logika Dasar  a. Operasi logika dasar  b. Gerbang Logika Dasar : NOT, AND, OR, NAND, NOR, X-OR  c. Pengenalan Standard Chip untuk berbagai gerbang dasar  d. Pengenalan Software sederhana untuk membuat rangkaian digital dari IC |  (2) 1. Aksioma dan persamaan aljabar boole  2. Konsep dualitas aljabar boole (kaitannya dengan bentuk pernyataan fungsi persamaan logika dalam bentuk kanonikal SOP dan POS)  3. Tabel kebenaran  4. Penyederhanaan persamaan menggunakan aljabar boole |
| **Week 3** | 1. Aksioma dan persamaan aljabar boole  2. Konsep dualitas aljabar boole (kaitannya dengan bentuk pernyataan fungsi persamaan logika dalam bentuk kanonikal SOP dan POS)  3. Tabel kebenaran  4. Penyederhanaan persamaan menggunakan aljabar boole |
| **Week 4** | 1. Konsep dasar K-Map sebagai alat bantu penyederhanaan rangkaian kombinasional.  2. Pengenalan bentuk-bentuk K-Map untuk 2, 3, 4 masukan  3. K-MAP untuk SOP dan POS  4. Don’t care  5. Keterbatasan K-Map untuk jumlah masukan lebih dari 4 variable. |
| **Week 5** | (1) --1. Konsep dasar K-Map sebagai alat bantu penyederhanaan rangkaian kombinasional.  2. Pengenalan bentuk-bentuk K-Map untuk 2, 3, 4 masukan  3. K-MAP untuk SOP dan POS  4. Don’t care  5. Keterbatasan K-Map untuk jumlah masukan lebih dari 4 variable.|  (2)--1. Konsep sistem bilangan dan berbagai basis bilangan (desimal, biner, oktal, dan heksadesimal).  2. Konversi antar basis bilangan (termasuk bilangan pecahan).  3. Representasi bilangan bertanda pada sistem bilangan basis-2 :  a. Sign & magnitude  b. 1’s complement  c. 2’s complement  4. Representasi bentuk lain bilangan basis-2 :  a. Bilangan BCD (Binary Coded Decimal)  b. Bilangan fixed-point  c. Bilangan floating-point  5. Aritmatika bilangan (biner, oktal, heksadesimal, dan BCD) :  a. Penjumlahan  b. Pengurangan |
| **Week 6** | 1. Konsep sistem bilangan dan berbagai basis bilangan (desimal, biner, oktal, dan heksadesimal).  2. Konversi antar basis bilangan (termasuk bilangan pecahan).  3. Representasi bilangan bertanda pada sistem bilangan basis-2 :  a. Sign & magnitude  b. 1’s complement  c. 2’s complement  4. Representasi bentuk lain bilangan basis-2 :  a. Bilangan BCD (Binary Coded Decimal)  b. Bilangan fixed-point  c. Bilangan floating-point  5. Aritmatika bilangan (biner, oktal, heksadesimal, dan BCD) :  a. Penjumlahan  b. Pengurangan |
| **Week 7** | 1. Konsep sistem bilangan dan berbagai basis bilangan (desimal, biner, oktal, dan heksadesimal).  2. Konversi antar basis bilangan (termasuk bilangan pecahan).  3. Representasi bilangan bertanda pada sistem bilangan basis-2 :  a. Sign & magnitude  b. 1’s complement  c. 2’s complement  4. Representasi bentuk lain bilangan basis-2 :  a. Bilangan BCD (Binary Coded Decimal)  b. Bilangan fixed-point  c. Bilangan floating-point  5. Aritmatika bilangan (biner, oktal, heksadesimal, dan BCD) :  a. Penjumlahan  b. Pengurangan |
| **Week 8** | 1. Definisi rangkaian kombinasional.  2. Pembentukan rangkaian kombinasional sederhana menggunakan beberapa gerbang logika dasar  3. Analisis tabel kebenaran dan diagram pewaktu rangkaian  4. Penyederhanaan rangkaian kombinasional  5. Pengenalan VHDL  6. Konsep dan Rangkaian half adder, full adder dan Substractor,  7. Beberapa rangkaian logika : Rangkaian Multiplexer – Demultiplexer, Rangkaian Decoder – Encoder, Rangkaian BCD to 7 segemen |
| **Week 9** | 1. Definisi rangkaian kombinasional.  2. Pembentukan rangkaian kombinasional sederhana menggunakan beberapa gerbang logika dasar  3. Analisis tabel kebenaran dan diagram pewaktu rangkaian  4. Penyederhanaan rangkaian kombinasional  5. Pengenalan VHDL  6. Konsep dan Rangkaian half adder, full adder dan Substractor,  7. Beberapa rangkaian logika : Rangkaian Multiplexer – Demultiplexer, Rangkaian Decoder – Encoder, Rangkaian BCD to 7 segemen |
| **Week 10** | 1. Definisi rangkaian kombinasional.  2. Pembentukan rangkaian kombinasional sederhana menggunakan beberapa gerbang logika dasar  3. Analisis tabel kebenaran dan diagram pewaktu rangkaian  4. Penyederhanaan rangkaian kombinasional  5. Pengenalan VHDL  6. Konsep dan Rangkaian half adder, full adder dan Substractor,  7. Beberapa rangkaian logika : Rangkaian Multiplexer – Demultiplexer, Rangkaian Decoder – Encoder, Rangkaian BCD to 7 segemen |
| **Week 11** | 1. Flip-Flop  a. Latch  b. Flip Flop  c. Membuat FF dari FF jenis lain  d. Contoh Penggunaan fip-flop untuk counter dan register  e. Analisis Timing Diagram  2. Konsep dasar rangkaian sekuensial  a. Definisi Rangkaian sekuensial  b. Model Moore dan Meally  c. Konsep Diagram State  d. Konsep Race dalam rangkaian  3. Analisis Rangkaian Sekuensial  a. Menentukan persamaan state dari gambar rangkaian  b. Menyusun tabel representasi state dan table state dari rangkaian  c. Membuat digram state rangkaian  4. Sintesa/ Perancangan Rangkaian Sekuensial (Contoh perancangan rangkaian deteksi urutan bit dan rangkaian counter)  a. Menentukan diagram state dari deskripsi rangkaian  b. Menentukan Tabel State dan Tabel Assignment  c. Menyederhanakan rangkaian dengan menggunakan Kmap  d. Menurunkan persamaan state dan membentuk realisasi rangkaian sekuensial |
| **Week 12** | 1. Flip-Flop  a. Latch  b. Flip Flop  c. Membuat FF dari FF jenis lain  d. Contoh Penggunaan fip-flop untuk counter dan register  e. Analisis Timing Diagram  2. Konsep dasar rangkaian sekuensial  a. Definisi Rangkaian sekuensial  b. Model Moore dan Meally  c. Konsep Diagram State  d. Konsep Race dalam rangkaian  3. Analisis Rangkaian Sekuensial  a. Menentukan persamaan state dari gambar rangkaian  b. Menyusun tabel representasi state dan table state dari rangkaian  c. Membuat digram state rangkaian  4. Sintesa/ Perancangan Rangkaian Sekuensial (Contoh perancangan rangkaian deteksi urutan bit dan rangkaian counter)  a. Menentukan diagram state dari deskripsi rangkaian  b. Menentukan Tabel State dan Tabel Assignment  c. Menyederhanakan rangkaian dengan menggunakan Kmap  d. Menurunkan persamaan state dan membentuk realisasi rangkaian sekuensial |
| **Week 13** | 1. Flip-Flop  a. Latch  b. Flip Flop  c. Membuat FF dari FF jenis lain  d. Contoh Penggunaan fip-flop untuk counter dan register  e. Analisis Timing Diagram  2. Konsep dasar rangkaian sekuensial  a. Definisi Rangkaian sekuensial  b. Model Moore dan Meally  c. Konsep Diagram State  d. Konsep Race dalam rangkaian  3. Analisis Rangkaian Sekuensial  a. Menentukan persamaan state dari gambar rangkaian  b. Menyusun tabel representasi state dan table state dari rangkaian  c. Membuat digram state rangkaian  4. Sintesa/ Perancangan Rangkaian Sekuensial (Contoh perancangan rangkaian deteksi urutan bit dan rangkaian counter)  a. Menentukan diagram state dari deskripsi rangkaian  b. Menentukan Tabel State dan Tabel Assignment  c. Menyederhanakan rangkaian dengan menggunakan Kmap  d. Menurunkan persamaan state dan membentuk realisasi rangkaian sekuensial |
| **Week 14** | 1. Flip-Flop  a. Latch  b. Flip Flop  c. Membuat FF dari FF jenis lain  d. Contoh Penggunaan fip-flop untuk counter dan register  e. Analisis Timing Diagram  2. Konsep dasar rangkaian sekuensial  a. Definisi Rangkaian sekuensial  b. Model Moore dan Meally  c. Konsep Diagram State  d. Konsep Race dalam rangkaian  3. Analisis Rangkaian Sekuensial  a. Menentukan persamaan state dari gambar rangkaian  b. Menyusun tabel representasi state dan table state dari rangkaian  c. Membuat digram state rangkaian  4. Sintesa/ Perancangan Rangkaian Sekuensial (Contoh perancangan rangkaian deteksi urutan bit dan rangkaian counter)  a. Menentukan diagram state dari deskripsi rangkaian  b. Menentukan Tabel State dan Tabel Assignment  c. Menyederhanakan rangkaian dengan menggunakan Kmap  d. Menurunkan persamaan state dan membentuk realisasi rangkaian sekuensial |

|  |  |  |
| --- | --- | --- |
| **Computer Usage** | : | Software: Modelsim, D |  Hardware: Papan Tulis/White Board, Multimedia Projector, Courseware : Lect. Note, Hand Out, Perangkat Keras, Perangkat Lunak. |
|  |  |  |